|  |
| --- |
|  |
| [Geef de titel van het document op] |
|  |
| Digitale project verslag |

**Vak: digitale electronica 2**

September 22, 2016

Opgesteld door: Ben De Lathouwer

[Geef de titel van het document op]

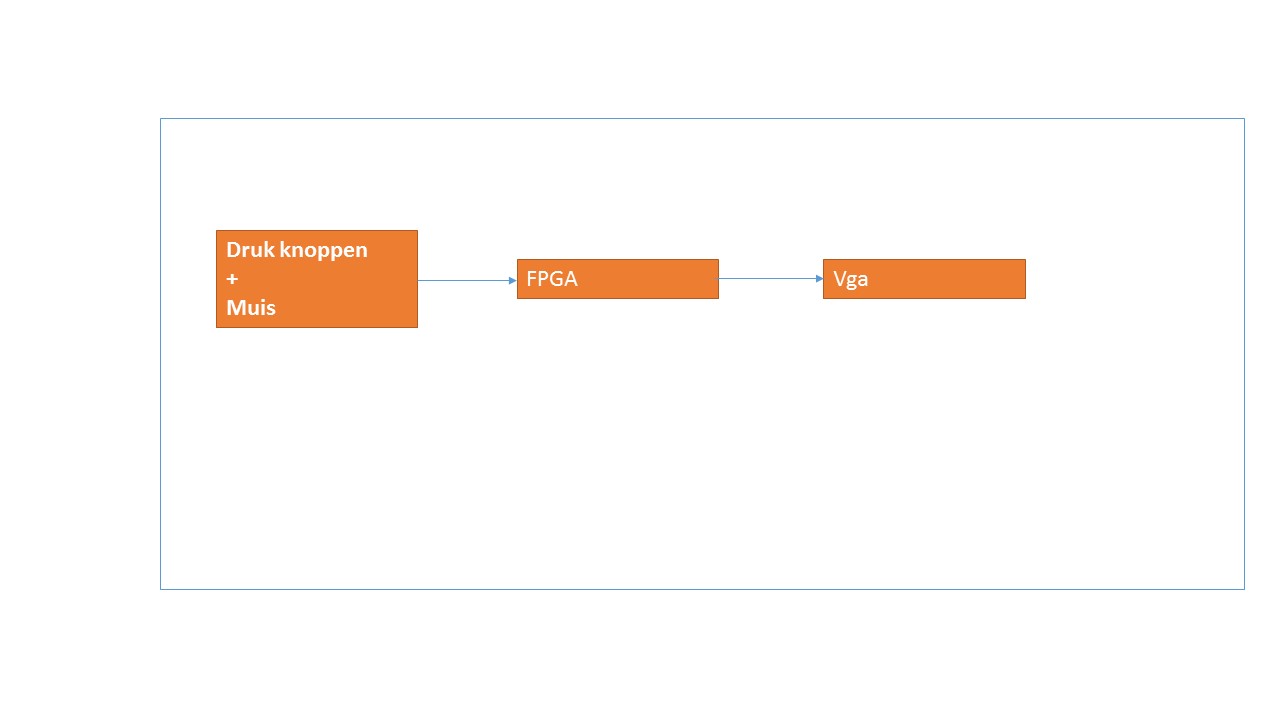
Digitale project verslag

## Inhoudsopgaven

# Doel

Het doel van mijn project is om een zelfgemaakt patroon generator te maken. Dit door gebruik te maken van een fpga. En om de verschildende patronen te selecteren maak ik gebruik van 4 druk knoppen . om zo 4 testpatronen te genereneren

# basis blokschema



1.0 basis blokschema van het project

# 3.0 gebruikte onderdelen

1x Basys 3 developmend board

1x Vga kabel

1x mini usb kabel

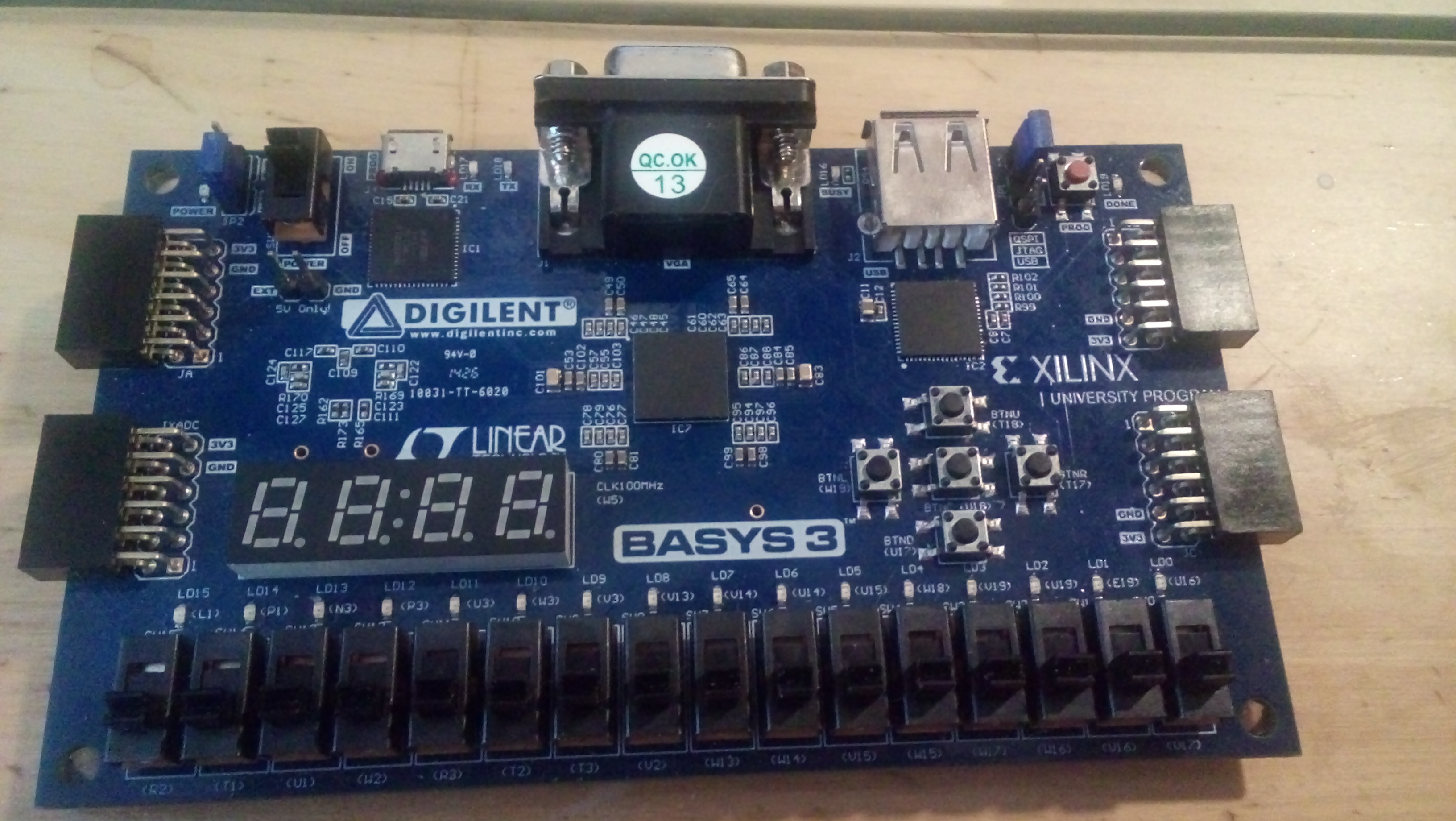
1x Xillinx Vivado web pack edition

1 x een portie geduld

In de volgemde puntjes ga ik de belangerijkste onderdelen een beetje nader verklaren .

# 4.0 verklaring van de onderdelen

# basys 3



2.0basys 3 development board

De Basys 3 is de opvolger van de basys 2 . Hier zijn ook elementaire verschillen in ook in de gebruikte processor



3.0verschil tussen Basys2 en Basys3

Op de bovenstaande afbeelding zie je de verschillen tussen de Basys 2( onder) en de Basys3(boven)

Het eerste wat je opvalt is het verschil in groote dit komt omdat er op de Basys 3 meer input en output mogelijkheden heeft namelijk 16 schakelaars en 16 switches 12 pins pMod conector(pMods zijn kleine uitbreidings kaartjes die verschilende interface mogelijk maken hierbij denk ik aan een motordriver om stappen motoren aan te sturen , rs232,…) .een ingebouwde adc en usb -uart bridge . Dit laatste vervangt de PS2 conector op het Basys 2 bord( dit is het metaale vierkantje op het Basys 2 bordt ).Het Basys 3 bordt gebruikt een Xillinx Artix 7 dit ic heet een interne kloksnelheid die grooter is dan 450MHz wat het genereren van stabiele Vga beelden mogelijk maakt( dit direct uit het doosje nota bene ). Terwijl dit niet mogelijk was op het Basys2 tenzij weer een extern kristal op inplugde ( het vierkante doosje rechtsonder in de bovenstaande foto is het extern kristal). Op het gebied van FPGA is de Basys3 iets krachtiger : 15x meer logische cellen waar we dus ons programma in kunnen steken(vooral het gecompileerde ontwerp dat vertaald wordt naar loogische poorten) (van 2160 naar 33280). En van we hebben eveneens true DSP slices wat ik houd dat we bijvoorbeeld filters kunnen programmeren ( bv : een hoog doorlaat). En enveens hebben we 26 keer meer ram dan de spartan 3E

# VGA

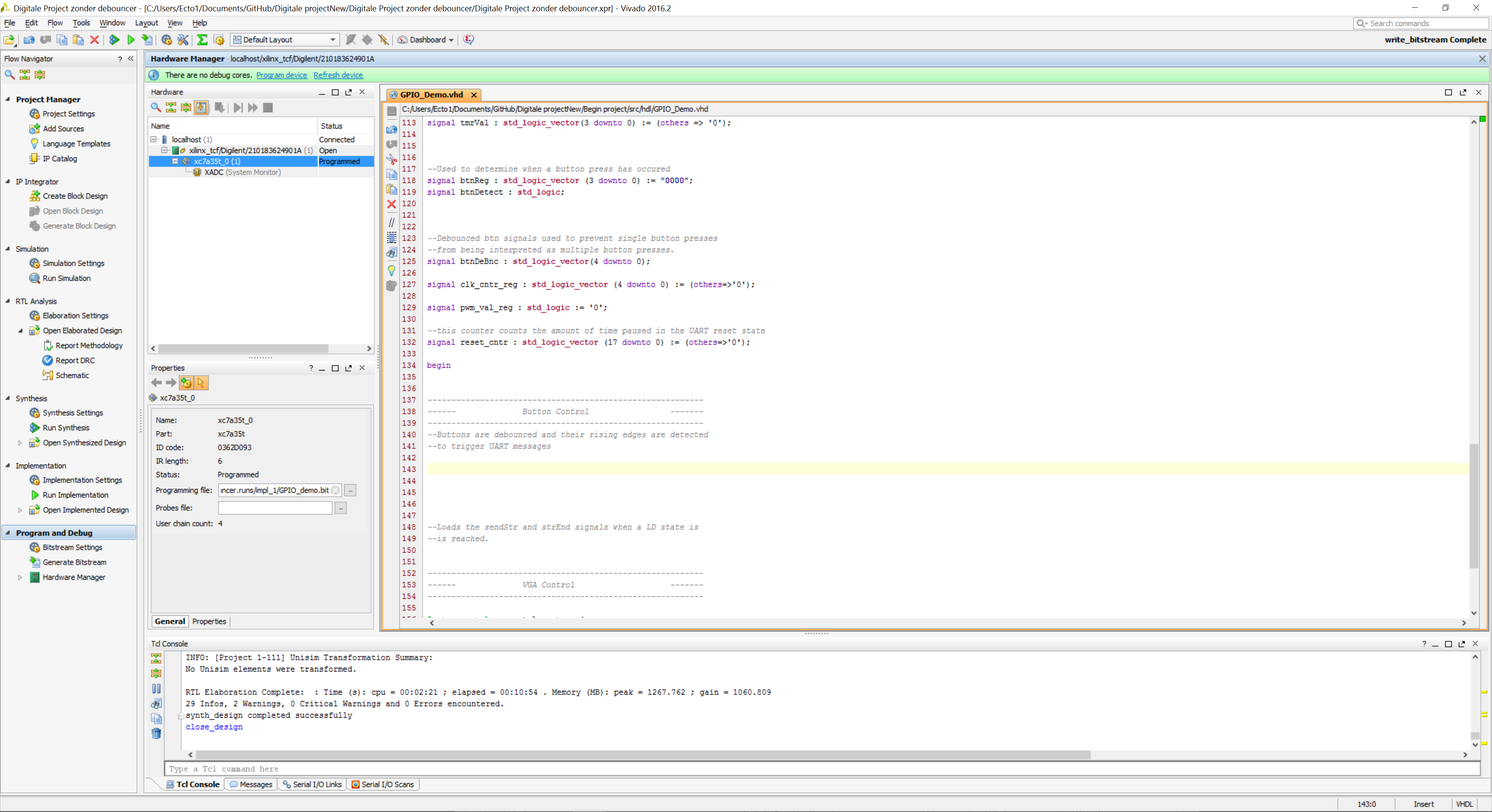
VGA staat voor Video Graphics Array refereerd naar de display hardware maar nu dat deze wijd versprijd is kan het op de volgenden dingen duiden :

1. Het analoge computer beeld
2. De subminiature VGA conector (15pins )
3. 640x480 resolutie

Blablalba hier

# 4.3vivado ide

In de viado ide ( integrated development envirment ) schrijven we ons programma en maken we onze testbenches



4 vivado screen capture

Dit kunnen we in 2 verschilende talen doen namelijk VHDL en verilor.

Vhdl staat voor VHSIC Hadrware Description Language (VHSIC staat voor Verry High speed Integreted Circuit BV een FPGA) .Deze Taal is nergens op gebaseerd qua syntax terwijl verilog een c achtige structuur heeft.

Bijde zijn gestandardiseerd door IEEE VHDL zijnde IEEE 1076-1987 en verilog zijnde IEEE 1364 . Dit wilt dus zeggen dat als je een VHDL of verilog “compiler” wilt uitbrengen dan moet deze aan de in de standaar bescreven voorwarden voldoen. Naast compiler(wat in de software trouwens niet compileren maar synthesiseren wordt genoemd) zorgt de software voor dat de tijdens het maken de kortste weg tussen 2 bouwstenen wordt gekozen. Dit omdat we met een eindig aantal recources en deze willen we niet verspillen door componenten random te plaatsen in verschilende LUT’s(Look Up Tables waar onze logica in word geplaatst).Eveneens zorgt de software er voor dat de interne golfvormen mooi blijven . Hieronder versta ik dat de bijvoorbeeld stijg en daaltijd mooi binen de perken blijven en zo je blokgolf er als een blokgolf blijft uitzien.